

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

As rescanning documents *will not* correct images,
Please do not report the images to the
Image Problem Mailbox.

THIS PAGE BLANK (USPTO)

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **10051498 A**

(43) Date of publication of application: 20.02.98

(51) Int. Cl **H04L 12/66**
H04L 12/46
H04L 12/28
H04M 3/00
H04Q 3/00
H04Q 3/60

(21) Application number: 08198636

(22) Date of filing: 29.07.96

(71) Applicant: **SONY CORP**

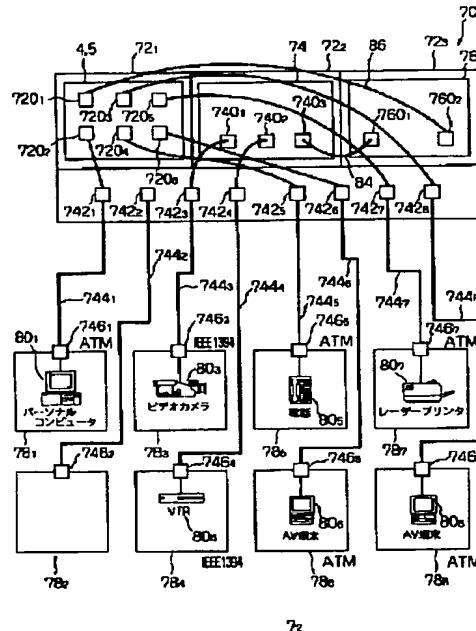
(72) Inventor: KUNITO YOSHIYUKI

(54) COMMUNICATION SYSTEM

(57) Abstract:

PROBLEM TO BE SOLVED: To provide a communication system in which co-existence of a plurality of kinds of networks is permitted, transmission lines before revision are used as they are even when the network configuration is changed and re-installation of wiring is not required.

SOLUTION: Asynchronous transfer mode (ATM) communication nodes $80_1, 80_5-80_8$ are connected to ATM exchanges 4, 5 via connectors $746_1, 746_5-746_8$ of the same form, transmission lines $744_1, 744_5-744_8$ and connection terminals $742_1, 742_5-742_8$ to form the ATM network. Furthermore, communication nodes $80_3, 80_4$ of the IEEE 1394 system are bus-connected by a repeater 74 to form the network of the IEEE 1394 system. A protocol converter 76 connects the networks to attain data transmission between the networks.



COPYRIGHT: (C)1998,JPO

YAS 020

THIS PAGE BLANK (USPTO)

(19)日本国特許庁 (JP)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平10-51498

(43) 公開日 平成10年(1998)2月20日

(51) Int.Cl.⁶ 識別記号 庁内整理番号 F I 技術表示箇所
 H 0 4 L 12/66 9744-5K H 0 4 L 11/20 B
 12/46 H 0 4 M 3/00 B
 12/28 H 0 4 Q 3/00
 H 0 4 M 3/00 3/60
 H 0 4 Q 3/00 H 0 4 L 11/00 3 1 0 C
 審査請求 未請求 請求項の数 5 OL (全 18 頁) 最終頁に統く

(21)出願番号 特願平8-198636

(22)出願日 平成8年(1996)7月29日

(71)出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 國頭 義之

東京都品川区北品川6丁目7番35号 ソニービル
一株式会社内

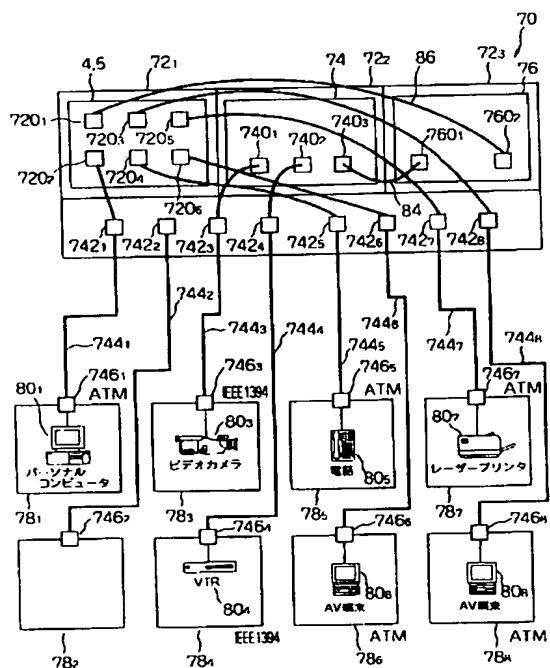
(74) 代理人 弁理士 佐藤 隆久

(54) 【発明の名称】 通信システム

(57) 【要約】

【課題】複数の種類のネットワークの共存を許し、ネットワーク構成の変更時にも、変更前の伝送路をそのまま利用することができ、配線工事のやり直しが不要な通信システムを提供する。

【解決手段】ATM方式の通信ノード801, 805～808はそれぞれ、同一形式のコネクタ7461, 7465～7468、伝送路7441, 7445～7448、接続端子7421, 7425～7428を介してATM交換機4, 5に接続され、ATMネットワークを構成する。また、IEEE1394方式の通信ノード803, 804は、リピータ装置74によりバス接続され、IEEE1394方式のネットワークを構成する。プロトコル変換装置76は、これらのネットワークを接続し、ネットワーク間のデータ伝送を可能とする。



1

【特許請求の範囲】

【請求項1】 それぞれ複数の通信ノードが所定の通信方式で相互に接続された複数のネットワークを有し、前記複数のネットワークの間で相互にデータ通信を行う通信システムであって、

複数の接続端子を有する集線手段と、

前記複数のネットワークの通信ノードそれぞれと、これらの通信ノードそれぞれに対応する前記集線手段の接続端子とを接続する複数の伝送路と、

前記複数のネットワークそれぞれの通信方式により、前記複数のネットワークそれぞれの内の通信ノード相互間を、前記集線手段の接続端子を介して接続し、データを伝送する複数のネットワーク内伝送手段と、

前記複数のネットワーク内接続手段を相互に接続し、前記複数のネットワークの間でデータを伝送するネットワーク間伝送手段とを有する通信システム。

【請求項2】 前記集線手段の複数の接続端子と前記複数の伝送路とは、同一の物理的条件で接続される請求項1に記載の通信システム。

【請求項3】 前記複数のネットワークは、複数の通信ノードをバス型に接続したバス接続型ネットワークと、複数の通信ノードを交換装置を介してスター型に接続したスター接続型ネットワークとを含む請求項1に記載の通信システム。

【請求項4】 前記スター接続型ネットワークの交換装置は、非同期転送モード(ATM)方式により前記通信ノードの間のデータの交換処理を行う請求項3に記載の通信システム。

【請求項5】 前記バス接続型ネットワークの交換装置は、IEEE1394方式により前記通信ノードの間のデータの伝送処理を行う請求項3に記載の通信システム。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、例えば、同一流域内に、通信ノードをスター型トポロジーで接続する非同期転送モード(ATM)方式のネットワークと、通信ノードをバス型トポロジーで接続するIEEE1394方式のネットワークを含み、これらのネットワーク間で相互にデータの伝送を行う通信システムに関する。

【0002】

【従来の技術および発明が解決しようとする課題】 有線伝送路を介してデータ通信を行うネットワークの構成方法として、回線交換機あるいは非同期転送モード方式の交換機(ATM交換機)を介して通信ノードをスター型トポロジーに接続する方法、あるいは、イーサネット(ether net)あるいはIEEE1394方式等のように、通信ノード等をデータ伝送路にバス型トポロジーに接続する方法等が知られている。データ通信ネットワークを構築する際に、スター型トポロジーの方式を採用する

2

か、バス型トポロジーの方式を採用するかが決まれば、通信ノードと通信制御装置あるいは交換機とを接続する伝送路を建物内に敷設する方法も自ずと決まる。

【0003】 ここで、多数の部屋に分割された建物の内部に有線伝送路を敷設する場合、通常、有線伝送路を壁の内側、天井の上あるいは床下に設けることが多い。しかしながら、例えば、バス型トポロジーのIEEE1394方式のネットワークを、ATM方式のネットワークに変更するといったように、ある接続トポロジーのネットワークを、異なる接続トポロジーのネットワークに置換したいという要求が生じることがある。しかしながら、一度、バス型トポロジーのネットワークに適するように配線した伝送路を、スター型トポロジーのネットワークの伝送路として用いること、あるいは、この逆は難しい。さらに、一旦、壁の内側等に敷設した伝送路を、新たに導入するネットワークに合わせて敷設しなおすためには、非常に多くの手間、時間および費用が必要になる。

【0004】 また、同一の通信システムの内部に、バス型トポロジーのネットワークとスター型トポロジーのネットワークとを共存させ、さらに、同一の端末装置を、ネットワーク間で移動させたい場合がある。このような場合、同一の端末装置を移動させる度に、異なる物理的条件のコネクタおよび配線材料により端末装置を接続しなおさなければならないとすると、煩雑で利用者にとって不便である。

【0005】 本発明は上述した従来技術の問題点に鑑みてなされたものであり、ネットワークの接続トポロジーの変更が必要になった場合であっても、変更前の伝送路をそのまま利用することができ、伝送路の敷設のやり直しが不要な通信システムを提供することを目的とする。また、本発明は、同一システム内に、それぞれ異なる接続トポロジーおよび通信プロトコルを有するネットワークが存在しても、これらのネットワーク間のデータ伝送が容易で、しかも、端末装置のネットワーク間の移動が容易であり、システム構成に柔軟性が高い通信システムを提供することを目的とする。また、本発明は、ネットワークの接続トポロジーの変更の際の伝送路の敷設のやり直しが不要で、端末装置をネットワーク間で共有することができ、システムの管理費用が安価で、しかも、システムの管理に手間がかからない通信システムを提供することを目的とする。

【0006】

【課題を解決するための手段】 上記目的を達成するため、本発明に係る通信システムは、それぞれ複数の通信ノードが所定の通信方式で相互に接続された複数のネットワークを有し、前記複数のネットワークの間で相互にデータ通信を行う通信システムであって、複数の接続端子を有する集線手段と、前記複数のネットワークの通信ノードそれぞれと、これらの通信ノードそれぞれに対応

する前記集線手段の接続端子とを接続する複数の伝送路と、前記複数のネットワークそれぞれの通信方式により、前記複数のネットワークそれぞれの内の通信ノード相互間を、前記集線手段の接続端子を介して接続し、データを伝送する複数のネットワーク内伝送手段と、前記複数のネットワーク内接続手段を相互に接続し、前記複数のネットワークの間でデータを伝送するネットワーク間伝送手段とを有する。

【0007】好適には、前記集線手段の複数の接続端子と前記複数の伝送路とは、同一の物理的条件で接続される。

【0008】好適には、前記複数のネットワークは、複数の通信ノードをバス型に接続したバス接続型ネットワークと、複数の通信ノードを交換装置を介してスター型に接続したスター接続型ネットワークとを含む。

【0009】好適には、前記スター接続型ネットワークの交換装置は、非同期転送モード(ATM)方式により前記通信ノードの間のデータの交換処理を行う。

【0010】好適には、前記バス接続型ネットワークの交換装置は、IEEE1394方式により前記通信ノードの間のデータの伝送処理を行う。

【0011】本発明に係る通信システムは、コンピュータ、データベースおよび通信端末等の複数の通信ノードが、ATM方式およびIEEE1394等の通信方式でそれぞれ相互に接続された複数のネットワークを有し、これらのネットワーク内部、および、これらのネットワークの間で相互にデータ通信を行う。

【0012】集線手段には、同一形式の複数の接続端子が配設されており、複数のネットワークに含まれる通信ノードそれぞれが同一の伝送路を介して同一の物理的条件で接続される。集線手段の接続端子を全て同一形式とすることにより、集線手段は、全ての通信ノードに対して、同一条件の物理インターフェースを提供する。複数の伝送路は、全て、少なくとも集線手段の接続端子側で同一形式であって、通信ノードそれぞれと集線手段の接続端子とを、少なくとも接続端子側で同一条件の物理インターフェースで接続し、これらの間でデータを伝送する。

【0013】複数のネットワーク内伝送手段は、例えば、ATM交換機およびIEEE1394方式の通信制御装置であって、ATM方式のネットワークにおいて、ATM交換機は、ATM方式の通信ノードをスター型トポロジーで接続して、ATM方式のネットワーク内に閉じたデータ伝送を行い、IEEE1394方式のネットワークにおいて、IEEE1394方式の通信ノードをバス型トポロジーで接続して、IEEE1394方式のネットワーク内に閉じたデータ伝送を行う。

【0014】ネットワーク間伝送手段は、例えば、ATM方式のネットワークのネットワーク内伝送手段(ATM交換機)と、IEEE1394方式のネットワーク内

伝送手段(通信制御装置)とを接続し、プロトコル変換を行い、これらのネットワークの間で相互にデータを伝送する。

【0015】

【発明の実施の形態】

第1実施形態

以下、本発明の第1の実施形態を説明する。図1は、第1の実施形態における本発明に係るATM交換機1の構成を示す図である。図1に示すように、ATM交換機1は、入力ポート部14、交換部80および出力ポート部46から構成され、入力ポート部14は、入力インターフェース16a～16d(入力IF-A～IF-D)、および、入力インターフェース16a～16dそれぞれに対応して設けられた翻訳メモリ18a～18dから構成され、出力ポート部46は、出力インターフェース48a～48d(出力IF-A～IF-D)から構成される。ATM交換機1は、これらの構成部分により、入力ポート部14の入力インターフェース16a～16dに入力されるATMセルをルーティングし、交換して出力インターフェース48a～48dから出力する。

【0016】ATM交換機1において、入力ポート部14の入力インターフェース16a～16dはそれぞれ、ATM方式の通信回線(図示せず)から入力されるATMセルを受け入れて、翻訳メモリ18a～18dに対して出力する。翻訳メモリ18a～18dにはそれぞれ、図2に示すように、呼設定によって設定されたコネクションの仮想パス識別子/仮想チャネル識別子(VPI/VCI)と、新たな仮想パス識別子/仮想チャネル識別子(VPI'/VCI')およびルーティング情報との組が、テーブル形式に記憶(エントリ)される。

【0017】翻訳メモリ18a～18dはそれぞれ、入力インターフェース16a～16dから入力されたATMセルのヘッダに含まれるアドレス(VPI/VCI)を参照して、翻訳処理を行う。つまり、翻訳メモリ18a～18dはそれぞれ、VPI/VCIに基づいてテーブルを検索し、図3に示すように、検索の結果として新たに得られたVPI'/VCI'、ATMセルの元のVPI/VCIとを入れ替え、ルーティング情報をATMセルに付加して交換部80に対して出力する。交換部80は、翻訳メモリ18a～18dから入力されるATMセルそれを、ルーティング情報が示す出力インターフェース48a～48dを介して出力する。

【0018】第2実施形態

以下、本発明の第2の実施形態を説明する。図4は、第2の実施形態における本発明に係るATM交換機2の構成を示す図である。なお、図4においては、ATM交換機1(図1)と同じ構成部分に同一の符号を付してある。第1の実施形態に示したATM交換機1(図1)の翻訳メモリ18a～18dは、VPI/VCIの比較機能を有する特殊なメモリ素子を用いて構成されるため、

高価である。また、大規模なATM交換機においては、翻訳メモリそれぞれの記憶容量は充分に大きい必要がある一方、例えば、家庭に導入される小容量・小型ATM交換機においては、翻訳メモリそれぞれの記憶容量は必要なく、むしろATM交換機全体としてのコネクション数が交換処理上の問題になることが多い。

【0019】例えば、小容量・小型ATM交換機において、全体で設定されるコネクションが最大256である一方、入力ポートごとに最大128のコネクションが設定される場合には、ATM交換機1では、翻訳メモリ18a～18dそれぞれが128コネクション分の容量を有する必要があることになり、ATM交換機1全体として、256 (= 128 × 4 - 256) コネクションの分の記憶容量が無駄になってしまふ。

【0020】かかる観点から、第2の実施形態において説明するATM交換機2は、第1の実施形態に示したATM交換機1を改良し、翻訳メモリを各入力ポートに共通に設け、その記憶容量および数量を減らして無駄を省きながら効率的な交換処理が可能であり、しかも、小型・安価に製造可能としたものである。図4に示すように、ATM交換機2は、入力ポート部60、翻訳メモリ64、交換部42および出力ポート部46から構成されており、入力ポート部60は、入力インターフェース62a～62dから構成される。

【0021】入力ポート部60の入力インターフェース62a～62dはそれぞれ、ATM方式の通信回線(図示せず)から入力されるATMセルを受け入れて、受け入れたATMそれぞれに、入力ポートを示す入力ポート識別子を、例えば、ATMセルのヘッダのヘッダ誤り制御情報(HEC; header error control)の位置に付加する。

【0022】翻訳メモリ64には、図5に示すように、呼設定によって設定されたコネクションのVPI/VCIおよび入力ポート識別子と、VPI'/VCI'およびルーティング情報とを対応付けたテーブルがエントリされる。翻訳メモリ64はそれぞれ、入力インターフェース62a～62dから入力されたATMセルのヘッダに含まれるVPI/VCIと入力ポート識別子とを参照して、翻訳処理を行う。つまり、翻訳メモリ64は、VPI/VCIおよび入力ポート識別子に基づいてテーブルを検索し、検索の結果として新たに得られたVPI'/VCI'と、元のVPI/VCIとを入れ替え、さらに、ルーティング情報をユーザ情報としてATMセルに付加し、交換部80に対して出力する。

【0023】以上説明したようにATM交換機2を構成することにより、翻訳メモリの容量・数量を削減することができる。上記例に基づいて、具体的に説明すると、ATM交換機2全体で設定されるコネクションが最大256である場合、入力ポートそれぞれに最大128のコネクションが設定される場合であっても、翻訳メモリ6

4は、256コネクション分の容量があればよい。従つて、ATM交換機1(図1)において生じていた256コネクション分の記憶容量の無駄は解消されることになる。

【0024】なお、ATM交換機2において、入力ポートおよび出力ポートの数は4に限らず、また、入力ポートの数と出力ポートの数とは同じでなくもよい。また、入力ポートおよび出力ポートが入出力するATMセルの伝送レートは、それぞれ異なっていてもよい。また、本10発明は、翻訳メモリを参照してATMセルのルーティングを行う、図4に示した構成以外のATM交換機にも広く応用することができる。

【0025】第3実施形態

以下、本発明の第3の実施形態として、本発明に係るATM交換機の詳細な構成および動作を説明する。図6は、第3の実施形態における本発明に係るATM交換機3の構成を示す図である。なお、図6においては、ATM交換機1, 2(図1, 4)と同じ構成部分に同一の符号を付してある。

20 【0026】図6に示すように、ATM交換機3は、交換部42、および、第2の実施形態に示したATM交換機2(図4)の入力ポート部60と出力ポート部46とを一体化した入出力ポート部44から構成される。入出力ポート部44は、入出力インターフェース440a～440dから構成され、入出力インターフェース440a～440dはそれぞれ、物理メディアデバイス(PMD)442および物理層デバイス444から構成される。なお、図6においては、入出力インターフェース440b～440dの物理メディアデバイス442および30物理層デバイス444の符号は、図示の簡略化のために省略してある。

【0027】交換部42は、入力コントロール部420、ヘッダー抽出・アドレス変換メモリインターフェース部422、アドレス翻訳メモリ部424、出力コントロール部426、輻輳処理・優先処理部428、シグナリングセルバッファ430, 434、CPUインターフェース432、マイクロプロセッサ(CPU)、メモリおよびこれらの周辺回路から構成される制御部436および出力バッファ438から構成される。ATM交換機403は、これらの構成部分により、ATM交換機2(図4)と同様に、入出力ポート部44に接続された端末装置(通信ノード)相互間でATMセルの交換処理を行う。

【0028】以下、ATM交換機3の各構成部分を説明する。入出力ポート部44の入出力インターフェース440a～440dそれぞれにおいて、物理メディアデバイス442には、例えば、伝送レート25.6Mbps, 52Mbps, 155MbpsのATM方式の端末装置(ATM端末)がシールドなしツイストペアケーブル(UTP; unshielded twisted pair cable)等、所定の50

通信媒体を介して接続されている。

【0029】物理メディアデバイス442は、接続されている端末装置から入力される伝送信号からATMセルを再生し、物理層デバイス444に対して出力する。また、物理メディアデバイス442は、物理層デバイス444から入力されるATMセルを、通信媒体に適合した伝送信号に変換して送出する。

【0030】物理層デバイス444は、交換部42と物理メディアデバイス442との間で入出力されるATMセルに対する入出力処理を行う。つまり、物理層デバイス444は、物理メディアデバイス442から入力されるビットストリームからATMセルを抽出し、パラレル変換して、入出力ポート部44の入力コントロール部420に対して出力する。また、物理層デバイス444は、出力バッファ438から入力される多重化されたATMセルを分離し、パラレル/シリアル変換して物理メディアデバイス442に対して出力する。

【0031】交換部42において、入力コントロール部420は、入出力ポート部44の物理層デバイス444から入力されたATMセルをバッファリングし、バッファリングしたATMセルが、いずれの入出力インターフェース440a～440d（入出力ポート）により受け入れられたかを示す入力ポート識別子をATMセルのヘッダのヘッダ誤り制御情報（HEC； header error control）の位置にユーザ情報として付加し、ヘッダー抽出・アドレス変換メモリインターフェース部422に対して出力する。

【0032】ヘッダー抽出・アドレス変換メモリインターフェース部422は、入力コントロール部420から入力されたATMセルのヘッダ部分に含まれる仮想バス識別子（VPI； virtual path identifier）、仮想チャネル識別子（VCI； virtual channel identifier）および入力ポート識別子を抽出し、アドレス翻訳メモリ部424に対して出力する。また、ヘッダー抽出・アドレス変換メモリインターフェース部422は、アドレス翻訳メモリ部424から入力される新たな仮想バス識別子および仮想チャネル識別子（VPI' / VCI'）を元のVPI / VCIと入れ替え、さらに、ATMセルを出力する入出力インターフェース440a～440dを示すルーティング情報（図5）、および、輻輳制御・優先制御等の識別子をATMセルのヘッダの位置に付加し、出力コントロール部426に対して出力する。

【0033】アドレス翻訳メモリ部424は、ATM交換機2（図4）の翻訳メモリ64に対応し、ATMセルのルーティング処理を行う。つまり、アドレス翻訳メモリ部424は、ヘッダー抽出・アドレス変換メモリインターフェース部422から入力されたVPI / VCIおよび入力ポート識別子に基づいて、コネクションごとにエンタリされているVPI / VCIおよび入力ポート識別子と、VPI' / VCI' およびルーティング情報と

を対応付けたテーブル（図5）を検索することによりVPI / VCIを翻訳し、新たな仮想バス識別子、仮想チャネル識別子（VPI' / VCI'）およびルーティング情報を生成し、ヘッダー抽出・アドレス変換メモリインターフェース部422に対して出力する。

【0034】また、アドレス翻訳メモリ部424に対しては、呼設定に応じて、CPUインターフェース432を介して制御部436により、新たな変換テーブルの追加・削除および更新が行われる。なお、アドレス翻訳メモリ部424は、入出力制御部20から呼設定処理に用いられるシグナリングセルが入力された場合には、シグナリングセルがシグナリングセルバッファ430にルーティングされるようにVPI' / VCI' を生成する。

【0035】出力コントロール部426は、ヘッダー抽出・アドレス変換メモリインターフェース部422から入力されたATMセルを、HECの位置に含まれるルーティング情報に基づいて入出力インターフェース440a～440dに割り当てるにより交換処理を行う。さらに、出力コントロール部426は、ATMセルに付加された識別子に基づいて優先制御および輻輳制御を行い、出力バッファ438を介して入出力制御部20の入力制御部34に対して出力する。なお、ヘッダー抽出・アドレス変換メモリインターフェース部422から呼設定処理用のシグナリングセルが入力された場合には、出力コントロール部426は、シグナリングセルをシグナリングセルバッファ430およびCPUインターフェース432を介して制御部436に対して出力する。

【0036】制御部436は、シグナリングセルバッファ430およびCPUインターフェース432を介して入力されたシグナリングセルに含まれる呼設定情報に基づいて、アドレス翻訳メモリ部424の記憶内容（エンタリー）の追加、削除および更新を行う。また、制御部436は、必要に応じて、呼設定用のシグナリングセルを生成し、CPUインターフェース432およびシグナリングセルバッファ434を介して出力コントロール部426に対して出力する。

【0037】以下、ATM交換機3の動作を説明する。入出力ポート部44（図6）の入出力インターフェース440a～440dに接続されたATM端末から呼設定要求および終了要求等があるたびに、交換部42の制御部436は、呼設定処理を行い、アドレス翻訳メモリ部424のエンタリー（図5）の追加・更新を行う。入出力インターフェース440a～440dはそれぞれ、ATM端末からATMセルを受け入れ、交換部42に対して出力する。

【0038】交換部42において、入力コントロール部420は、入出力インターフェース440a～440dから入力されたATMセルをバッファリングし、さらに、入力ポート識別子をATMセルのユーザ情報の位置に付加する。ヘッダー抽出・アドレス変換メモリインターフェース部422から入力されたATMセルを、通信媒体に適合した伝送信号に変換して送出する。

インターフェース部422は、ATMセルのVPI/VCIおよび入力ポート識別子を抽出し、アドレス翻訳メモリ部424に対して出力する。

【0039】アドレス翻訳メモリ部424は、ヘッダー抽出・アドレス変換メモリインターフェース部422から入力されたVPI/VCIおよび入力ポート識別子に基づいてテーブル(図5)を検索し、さらに、VPI' /VCI'およびルーティング情報を生成する。出力コントロール部426は、ATMセルを、HECに含まれるルーティング情報に基づいて入出力インターフェース440a～440dに割り当て、出力バッファ438を介して入出力インターフェース440a～440dに対して出力する。入出力インターフェース440a～440dは、出力コントロール部426から入力されたATMセルを、ATM端末に対して出力する。

【0040】以上説明したようにATM交換機3を構成することにより、第2の実施形態に示したATM交換機2(図4)と同様に、翻訳メモリの容量・数量を削減することができる。従って、ATM交換機3は、安価に製造することができ、小容量・家庭用のATM交換機として好適である。また、ATM交換機3における交換方法は、ATM方式と同様に、翻訳メモリを用いて交換処理を行う他の交換方式、例えば、翻訳メモリを用いたパケット交換方式にも応用することができる。また、ATM交換機3は、ATM交換機2(図4)と同様に、入力ポートと出力ポートを分離して構成可能であり、また、ATM交換機2に対してと同様の変形が可能である。

【0041】第4実施形態

以下、本発明の第4実施形態を説明する。図7は、ATMセルの構成を示す図である。図7に示すように、ATMセルは53バイトから構成され、先頭の5バイトはヘッダとして、続く48バイトはペイロードとして用いられ、ヘッダの5バイト目は、ヘッダ誤り制御(HEC；header error control)用のデータとして用いられる。

【0042】HECは、通常、1バイトのCRC(巡回冗長符号)を収容し、他のヘッダデータの誤り制御、および、データ列中のATMセルの位置の特定のために用いられる。しかしながら、ATM交換機内部、特に、ATM交換機に用いられるLSIの内部では、ヘッダデータに誤りが生じる確率は、事実上、無視することができる。また、データ列中のATMセルの位置も特定されている。従って、実際には、ATM交換機内部においては、HECは用いられないことが多い。

【0043】第2の実施形態および第3の実施形態に示したATM交換機2、3(図4、図6)におけるように、翻訳メモリを各入力ポートに対して共通に設けた場合、コネクションごとにVPI/VCIおよび入力ポート識別子と、VPI' /VCI'およびルーティング情報とを対応付けたテーブルを検索するために、ATMセルと入力ポート識別子とを対応付けて翻訳メモリに入力

する必要がある。

【0044】この場合、図8(A)に示す連続的なATMセルの間に、図8(B)に符号aを付して示すように、制御用のデータ(入力ポート識別子)を挿入すると、データ長が長くなり、しかも、処理に余分な時間が生じることになる。このような問題は、輻輳制御・優先制御用の識別子をATMセルの列に挿入する場合も同様に生じる。以下、第4の実施形態においては、入力ポート識別子および輻輳制御・優先制御用の識別子等をHECとしてATMセルに付加することにより、これらの制御用のデータを連続的なATMセルの列に挿入した場合(図8(B))に生じる弊害を防止したATM交換機3の動作の変形例を説明する。

【0045】入出力ポート部44(図6)の入出力インターフェース440a～440dに接続されたATM端末から呼設定要求および終了要求等があるたびに、交換部42の制御部436は、呼設定処理を行い、アドレス翻訳メモリ部424のエントリ(図5)の追加・更新を行う。入出力インターフェース440a～440dはそれぞれ、ATM端末からATMセルを受け入れ、交換部42に対して出力する。

【0046】交換部42において、入力コントロール部420は、図8(A)に示したように、入出力インターフェース440a～440dから連続的に入力されたATMセルをバッファリングし、さらに、図8(C)に符号cを付して示すように、ATMセルに入力ポート識別子をHECとして付加する。ヘッダー抽出・アドレス変換メモリインターフェース部422は、ATMセルのヘッダからVPI/VCI、および、ヘッダのHECから入力ポート識別子を抽出し、アドレス翻訳メモリ部424に対して出力する。

【0047】アドレス翻訳メモリ部424は、ヘッダー抽出・アドレス変換メモリインターフェース部422から入力されたVPI/VCIおよび入力ポート識別子に基づいてテーブル(図5)を検索し、さらに、VPI' /VCI'およびルーティング情報を生成する。ヘッダー抽出・アドレス変換メモリインターフェース部422は、アドレス翻訳メモリ部424が生成したVPI' /VCI' と元のVPI/VCIとを入れ替え、さらに、ルーティング情報をATMセルにHECとして付加する。

【0048】出力コントロール部426は、ATMセルにHECとして付加されたルーティング情報に基づいて、ATMセルを入出力インターフェース440a～440dに割り当て、出力バッファ438を介して入出力インターフェース440a～440dに対して出力する。なお、出力バッファ438は、出力コントロール部426からのATMセルを、入出力ポートごとの優先順位別にバッファリングするので、HECに特別な制御用のデータを付加する必要はない。入出力インターフェ

ス440a～440dは、図8(A)に示したような出力コントロール部426から入力された連続的なATMセルを、ATM端末に対して出力する。

【0049】以上説明したように、第4の実施形態におけるATM交換機3(図6)の動作の変形例によれば、ATM交換機において、冗長な通信処理時間を除くことができ、高速にATMセルの交換を行うことができる。なお、第4の実施形態においては、ATM交換機3の動作の変形例を示したが、ATM交換機2(図4)の動作も、同様に変形することができる。また、入力ポート識別子等の他、最大1バイトの任意のデータをHECに附加することができる。

【0050】第5実施形態

第1の実施形態～第4の実施形態において説明したATM交換機1～3(図1、図4、図6)は、同一の通信媒体を介して複数の伝送レートの通信ノードが接続可能であることを要する。しかしながら、ATM交換機1～3に、通信媒体としてシールドなしツイストペア線(UTP: unshielded twisted pair cable)を用いて接続される通信ノードの伝送レートには、155.52Mbps, 51.84Mbps, 25.6Mbps(但し、通信媒体上では32Mbps)の3種類がある。

【0051】また、ATM交換機1～3を家庭内に導入する場合、ATM交換機1～3に伝送レートが異なるだけでなく、ATM方式の他の通信方式のプロトコルで通信を行う通信ノードが、同一の通信媒体を介して接続される可能性がある。しかしながら、ATM交換機1～3を家庭に導入した場合、ATM交換機の取り扱いに習熟していない一般家庭の利用者が、通信ノードとATM交換機とを接続する必要があり、誤配線が発生する可能性が高い。第5の実施形態においては、かかる観点から、ATM交換機1～3を改良し、ATM交換機の取り扱いに習熟していない利用者が通信ノードを接続しても、誤配線が発生しないように構成したATM交換機4を説明する。

【0052】図9は、本発明に係るATM交換機4の構成を示す図である。なお、図9等においては、ATM交換機1～3(図1、図4、図6)と同じ構成部分に同一の符号を付してある。ATM交換機4は、例えば、ATM交換機1～3と同様に、家庭内に備えつけられることを予定した小規模な装置であって、図9に示すように、入出力ポート部(IOP)10、入出力制御部20、交換部43および非ATM入出力ポート(P)38から構成され、非ATM端末(IEEE1349)40が接続される。

【0053】ATM交換機4は、これらの構成部分により、入出力ポート部10に、同じケーブル[例えばUTPおよびPOF(plastic optical fiber)]および同じコネクタで物理的に接続された伝送レート155.52(155)Mbps, 51.84(52)Mbps, 2

5.6Mbpsの端末装置(通信ノード)相互間でATMセルの交換処理を行い、さらに、ATM方式以外の通信方式、例えば、IEEE1394によりデータ伝送を行う非ATM通信ノード相互間を接続する。

【0054】図10は、図9に示したATM交換機4の入出力ポート部10および入出力制御部20の構成を例示する図である。図10に示すように、入出力ポート部10は、入出力ポート(P)12a～12jから構成され、入出力制御部20は、伝送レート検出部22、接続スイッチ26、インターフェース部28、出力制御部32、入力制御部34および接続制御部36から構成され、伝送レート検出部22は、伝送レート検出回路24a～24jから構成され、インターフェース部28は、インターフェース(IF)回路30a～30jから構成される。

【0055】図11は、図10に示した伝送レート検出回路24a～24jの内、伝送レートを検出する部分の構成を示す図である。図11に示すように、伝送レート検出回路24a～24jはそれぞれ、PLL回路240、分周器242、基準発振器244、カウンタ回路246および比較器248から構成される。

【0056】図12は、図9に示したATM交換機4の交換部43の構成を示す図である。なお、図12においては、ATM交換機1～3(図1、図4、図6)と同じ構成部分に同一の符号を付してある。図12に示すように、交換部43は、第3の実施形態において説明した交換部42(図6)に変更を加えたものであって、入力コントロール部420、ヘッダー抽出・アドレス変換メモリインターフェース部422、アドレス翻訳メモリ部424、出力コントロール部426、輻輳処理・優先処理部428、シグナリングセルバッファ430, 434、CPUインターフェース432、マイクロプロセッサ(CPU)、メモリおよびこれらの周辺回路等を含む制御部436および出力バッファ438から構成される。

【0057】以下、ATM交換機4の各構成部分を説明する。入出力ポート部10(図9、図10)において、入出力ポート12a～12j(図10)には、同じ通信媒体およびコネクタにより、例えば、伝送レート25.6Mbps, 25.6Mbps, 155Mbps, 25.6Mbps, 25.6MbpsのATM方式の端末装置(ATM端末)、IEEE1394方式の非ATM方式の端末装置(非ATM端末)、および、伝送レート155Mbps, 155Mbps, 25.6Mbps, 52MbpsのATM端末がそれぞれ接続されている。

【0058】入出力ポート12a～12jは、接続されている端末装置から入力される伝送信号からATMセルおよび非ATM方式の伝送データを再生し、伝送レート検出部22および接続スイッチ26の入力端子a～jに対して出力する。また、入出力ポート12a～12jは、接続スイッチ26の入力端子a～jから入力される

ATMセルおよび非ATM方式の伝送データを、通信媒体に適合した伝送信号に変換して送出する。

【0059】入出力制御部20の伝送レート検出部22において、伝送レート検出回路24a～24jはそれぞれ、入出力ポート12a～12jから入力されるデータの伝送レートを識別することにより、入出力ポート12a～12jから入力されるデータの通信方式を検出して接続制御部36に通知する。つまり、IEEE1394方式の伝送レートは125Mbpsであるのに対し、ATM方式の伝送レートは、25.6Mbps, 52Mbps, 155Mbpsであるので、伝送レート検出回路24a～24jは、伝送レートを検出することにより、入力されるデータがATM方式のデータであるかIEEE1394方式であるかを識別することができる。なお、伝送レート検出回路24a～24jは、以下に説明するように、入出力ポート12a～12jから入力されるデータの伝送レートを検出して接続制御部36に通知する。

【0060】PLL回路240(図11)は、入出力ポート12a～12jから入力されたデータに同期したクロック信号を生成し、分周器242に対して出力する。分周器242は、PLL回路240が生成したクロック信号をm分周(mは整数)して分周信号を生成し、カウンタ回路246に対して出力する。

【0061】基準発振器244は、一定周期の基準クロック信号を生成し、カウンタ回路246に対して出力する。カウンタ回路246は、基準発振器244から入力される基準クロック信号、1周期ごとに、分周器242から入力される分周信号を計数して計数值を比較器248に対して出力する。

【0062】比較器248は、カウンタ回路246の計数值を所定の基準値S₁, S₂, S₃と比較し、カウンタ回路246の計数值が基準値S₁, S₂, S₃それぞれと所定の誤差範囲内にある場合、入出力ポート12a～12jから入力されるデータがそれぞれ伝送レート155Mbps, 52Mbps, 25.6Mbpsであると判断し、判断結果を接続制御部36に対して通知し、カウンタ回路246の計数值が基準値S₁, S₂, S₃それぞれと所定の誤差範囲外にある場合、その旨を接続制御部36に通知する。

【0063】インターフェース部28において、インターフェース回路30a～30jはそれぞれ、伝送レート25.6Mbps, 25.6Mbps, 25.6Mbps, 25.6Mbps, 52Mbps, 25.6Mbps, 25.6Mbps, 155MbpsのATM方式の、いわゆる伝送コンバージェンスサブレイヤを処理するデバイスである。インターフェース回路30a～30jは、例えば、接続スイッチ26の入出力端子b'～k'と出力制御部32および入力制御部34との間で入出力されるATMセル

に対する入出力処理を行い、シリアルビットストリームからATMセル単位のデータへの変換処理を行う。

【0064】つまり、インターフェース回路30a～30jはそれぞれ、入力制御部34を介して交換部42から入力されるセル単位のATMセルを、伝送レート25.6Mbps, 25.6Mbps, 25.6Mbps, 25.6Mbps, 25.6Mbps, 25.6Mbps, 155Mbps, 155Mbpsのシリアル形式のATMデータに変換して、接続スイッチ26の入出力端子b'～k'に対して出力する。

【0065】また、インターフェース回路30a～30jはそれぞれ、接続スイッチ26の入出力端子b'～k'から、それぞれ伝送レート25.6Mbps, 25.6Mbps, 25.6Mbps, 25.6Mbps, 25.6Mbps, 25.6Mbps, 155Mbps, 155Mbpsで入力されるシリアル形式のATMセルを、セル単位のATMセルに変換し、出力制御部32を介して交換部43に対して出力する。

【0066】非ATM端末40は、例えば、IEEE1394方式の端末装置であって、ATM以外の通信方式でデータ伝送を行う。非ATM入出力ポート38は、入出力ポート12a～12jと同様に、非ATM端末40と接続スイッチ26の入出力端子a'との間でインターフェース処理を行い、非ATMの伝送データを入出力する。

【0067】接続スイッチ26は、接続制御部36の制御に従って、入出力端子a～jと入出力端子a'～j'との間を接続し、入出力端子a～jと入出力端子a'～j' ATMセルおよび非ATM方式の伝送データを双方に伝送する。接続制御部36は、伝送レート検出回路24a～24jからそれぞれ通知された、入出力ポート12a～12jから入力されるデータの伝送レートおよび通信方式に基づいて、接続スイッチ26を制御して入出力ポート12a～12jとインターフェース回路30a～30jとを接続させる。

【0068】なお、図10に示した例においては、入出力ポート12a～12jにはそれぞれ、伝送レート25.6Mbps, 25.6Mbps, 25.6Mbps, 155Mbps, 155Mbps, 25.6Mbps, 52MbpsのATM端末、IEEE1394方式の非ATM端末、および、伝送レート155Mbps, 155Mbps, 25.6Mbps, 52MbpsのATM端末が接続されているので、接続制御部36は接続スイッチ26を制御し、入出力端子a～jと入出力端子b', c', j', d', e', a', k', NC, f', g'を接続させる〔但し、NC(no contact)は、どこにも接続されていないことを示す〕。

【0069】入出力ポート12a～12jに接続される

端末装置と適合するインターフェース回路30a～30jが存在しない（入出力ポート12hを参照）あるいは故障して使用できない場合には、接続制御部36は、その旨を交換部43の制御部436に通知し、さらに、例えば、ATM交換機4に接続された操作用端末（図示せず）に表示する、あるいは、ATM交換機4の筐体に設けられた警告ランプ（図示せず）を点灯する等により、ATM交換機4の利用者に通知する。

【0070】出力制御部32は、インターフェース回路30a～30jから入力されたATMセルを多重化して交換部43に対して出力し、さらに、インターフェース回路30a～30jからのATMセルを出力する旨を交換部43の入力コントロール部420（図12）に対して通知する。入力制御部34は、交換部43の出力コントロール部426からATMセルを出力する旨の通知があった場合に、出力コントロール部426により多重化され、出力バッファ438を介して入力されたATMセルを分離して、インターフェース回路30a～30jに対して出力する。

【0071】交換部43（図12）において、入力コントロール部420は、入出力制御部20の出力制御部32（図10）からATMセルを出力する旨の通知があった場合に、出力制御部32により多重化されたATMセルを分離してバッファリングし、分離したATMセルを受け入れた入出力ポート12a～12jを示す識別子（IF識別子）とともに、ヘッダー抽出・アドレス変換メモリインターフェース部422に対して出力する。なお、ATM交換機4におけるIF識別子は、第2の実施形態および第3の実施形態に示したATM交換機2、3（図4、図6）における入力ポート識別子に対応する。

【0072】ヘッダー抽出・アドレス変換メモリインターフェース部422は、入力コントロール部420から入力されたATMセルのヘッダ部分に含まれる仮想パス識別子（VPI；virtual path identifier）、仮想チャネル識別子（VCI；virtual channel identifier）およびIF識別子を抽出し、アドレス翻訳メモリ部424に対して出力する。また、ヘッダー抽出・アドレス変換メモリインターフェース部422は、アドレス翻訳メモリ部424から入力される新たな仮想パス識別子および仮想チャネル識別子（VPI'／VCI'）を元のVPI／VCIに入れ替え、さらに、ルーティング情報および優先制御の識別子等を例えば、ATMセルのヘッダのヘッダ誤り制御情報（HEC；header error control）として付加して、出力コントロール部426に対して出力する。

【0073】アドレス翻訳メモリ部424は、ATM交換機3（図6）においてと同様に、ヘッダー抽出・アドレス変換メモリインターフェース部422から入力されたVPI／VCIとIF識別子とを翻訳し、新たなVPI'／VCI'およびルーティング情報を生成し、ヘッ

ダー抽出・アドレス変換メモリインターフェース部422に対して出力する。

【0074】また、アドレス翻訳メモリ部424は、必要に応じて、CPUインターフェース432を介して制御部436から入力され、ATMセルに対する優先制御および輻輳制御に用いられる識別子、および、ATMセルを受け入れた入出力ポート12a～12jを示す識別子等を生成し、ヘッダー抽出・アドレス変換メモリインターフェース部422に対して出力する。なお、アドレス翻訳メモリ部424は、入出力制御部20から呼設定処理に用いられるシグナリングセルが入力された場合には、シグナリングセルがシグナリングセルバッファ430にルーティングされるようにVPI'／VCI'を生成する。

【0075】出力コントロール部426は、ヘッダー抽出・アドレス変換メモリインターフェース部422から入力されたATMセルを、ルーティング情報に基づいて入出力ポート12a～12jに割り当て、さらに、ATMセルに付加された識別子に基づいて優先制御および輻輳制御を行い、多重化して、出力バッファ438を介して入出力制御部20の入力制御部34に対して出力する。なお、ヘッダー抽出・アドレス変換メモリインターフェース部422から呼設定処理用のシグナリングセルが入力された場合には、出力コントロール部426は、シグナリングセルをシグナリングセルバッファ430およびCPUインターフェース432を介して制御部436に対して出力する。

【0076】制御部436は、シグナリングセルバッファ430およびCPUインターフェース432を介して入力されたシグナリングセルに含まれる呼設定情報に基づいて、アドレス翻訳メモリ部424の記憶内容（エントリー）の追加、削除および更新を行う。また、制御部436は、必要に応じて、呼設定用のシグナリングセルを生成し、CPUインターフェース432およびシグナリングセルバッファ434を介して出力コントロール部426に対して出力する。

【0077】以下、ATM交換機4の動作を説明する。入出力ポート部10（図10）の入出力ポート12a～12jに、UTPあるいはPOFを介して、例えば、伝送レート25.6Mbps, 25.6Mbps, 155Mbps, 25.6Mbps, 25.6Mbps, 25.6MbpsのATM端末、IEEE1394方式の非ATM端末、および、伝送レート155Mbps, 155Mbps, 25.6Mbps, 52MbpsのATM端末がそれぞれ接続されると、入出力制御部20の伝送レート検出回路24a～24jはそれぞれ、入出力ポート12a～12jを介して端末装置からのデータを受け、各端末装置の伝送レートを検出する。

【0078】接続制御部36は、伝送レート検出回路24a～24jが検出した各端末装置の伝送レートに基づ

いて接続スイッチ26を制御し、図10中に示したように、各端末装置を伝送レートが適合するインターフェース回路30a～30jおよび非ATM入出力ポート38に接続する。インターフェース回路30a～30jはそれぞれ、入出力ポート12a～12jから入力されるATMセルを受け入れ、出力制御部32を介して交換部43(図12)に対して出力する。交換部43は、ATMセルのヘッダのVPI/VCIとIF識別子とに基づいてルーティング情報を生成し、ATMセルをインターフェース回路30a～30jに割り当てて交換処理を行い、入出力制御部20の入力制御部34に対して出力する。

【0079】入力制御部34(図10)は、交換部43から入力されたATMセルを分離して、インターフェース回路30a～30jに対して出力する。インターフェース回路30a～30jは、入力制御部34から入力されたATMセルを接続スイッチ26および入出力ポート12a～12jを介して各ATM端末に対して送出する。一方、入出力ポート12fに接続された非ATM端末は、入出力ポート12h、接続スイッチ26および非ATM入出力ポート38を介して非ATM端末40との間で伝送データを送受信する。

【0080】以上説明したように、本発明に係るATM交換装置1は、伝送レートが異なる複数の端末を接続しても、交換機側の配線を変える必要がない。また、本発明に係るATM交換機4は、接続される端末装置に適合したインターフェース回路30a～30jが使用できない場合には、使用者にその旨を通知し、速やかな対応を促すことができる。また、本発明に係るATM交換機4に、通信方式が異なる端末装置を接続しても、ATM交換機4内部の配線を変更する必要がない。

【0081】なお、伝送レート検出回路24a～24jにおいては、各端末装置の伝送レートの差が充分にある場合、伝送レートの検出処理に高い精度は要らないので、PLL回路240に代えて、より簡便なf-V変換回路等の他の回路を用いることができる。また、ATM交換機4においては、通信端末を入出力ポートに接続したが、例えば、図13に示すATM交換機5のように、入出力ポート部50の入力ポート52a～52jを出力ポートと別に設け、さらに、インターフェース回路30a～30jを入力用と出力用とに別々に設けて構成してもよい。また、この場合、入力ポートの数と出力ポートの数とが異なっていてもよい。

【0082】また、入出力ポート12a～12jの数(n)とインターフェース回路30a～30jの数(m)は必ずしも同じでなくともよく、入出力ポート数を増やすために、同時にすべてのポートが動作しないという前提の下、n>mとすることができる。反対に、全ての入出力ポートがいろいろな伝送レートに対応可能とするため、n<mとすることもできる。また、公衆網

に接続されるインターフェース回路等、予め定まった目的に用いられるインターフェース回路は、接続スイッチ26を経由しない専用のバスを設け、直接接続可能に構成してもよい。

【0083】また、ATM交換機1(図1)と同様に、入出力ポート12a～12jそれぞれに対応する翻訳メモリを設けてルーティングを行うようにATM交換機4を構成してもよい。また、第4の実施形態に示したように、入力ポート識別子等をHECとしてATMセルのヘッダに付加するようにATM交換機4を構成してもよい。

【0084】第6実施形態

以下、本発明の第6の実施形態を説明する。第5の実施形態に示したATM交換機4、5(図9、図13)によれば、複数の通信方式(ATM方式およびIEEE1394方式)および伝送レートが異なる複数の端末を接続しても、交換機側の配線を変える必要がなく、また、ATM交換機4内部の配線を変更する必要がない。

【0085】しかしながら、例えば、バス型トポロジーのIEEE1394方式のネットワークを、ATM方式のネットワークに変更するといったように、ネットワーク構成を変更したい場合がある。しかしながら、一度、バス型トポロジーのネットワークに適するように配線した伝送路を、スター型トポロジーのネットワークの伝送路として用いることは難しい。第6の実施形態に示す通信システム7は、かかる観点から考えられたものであり、ネットワークの接続トポロジーの変更が必要になった場合であっても、変更前の伝送路の流用が可能で、伝送路の敷設のやり直しが不要であるように構成されている。

【0086】図14は、第6の実施形態における本発明に係る第1の通信システム7₁の構成例を示す図である。図15は、第6の実施形態における本発明に係る第2の通信システム7₂の構成例を示す図である。図14および図15に示すように、通信システム7₁は、集線装置70と、建物内の部屋781～788に置かれ、伝送路7441～7448、および、部屋781～788それぞれの内壁に配設されたコネクタ7461～7468を介して集線装置70と接続された通信ノード801～808から構成される。

【0087】集線装置70は、接続端子7421～7428を有し、第1の収容部分(BOX B)721、第2の収容部分722および第3の収容部分(BOX C)723を有し、図14に示す第1の構成例においては、収容部分721にはリビータ装置74が収容され、リビータ装置74は接続端子7401～7403を有している。また、図15に示す第2の構成例においては、集線装置70の収容部分721および収容部分723にはそれぞれ、ATM交換機4またはATM交換機5、および、プロトコル変換装置76が収容され、ATM交換機4、5は、入

出力ポート12a～12c, 52a～52c (図10, 図13) と接続された接続端子7201～7205、および、入出力ポート12g, 52g と接続された接続端子7206 を有しており、プロトコル変換装置76は、接続端子7601, 7602 を有している。

【0088】これらの通信システム71, 72 の構成部分の内、伝送路7441～7448は、例えば、全てプラスティック光ファイバ(POF:plastic optical fiber)であって、通信ノード801～808 と接続端子7421～7428との間で光学的な伝送信号を伝送する。なお、少なくとも、伝送路7441～7448の接続端子7421～7428 側には、接続端子7421～7428 に適合する物理的条件を満たすコネクタが設けられている。

【0089】接続端子7421～7428 は、例えば、同一形式のコネクタにより、伝送路7441～7448 の接続端子7421～7428 側のコネクタと接続され、通信ノード801～808 から伝送されてきた光学的な伝送信号を電気的な信号に変換してリピータ装置74 およびATM交換機4, 5 に対して出力する。また、逆に、接続端子7421～7428 は、リピータ装置74 は、リピータ装置74 およびATM交換機4, 5 から入力された電気的な伝送信号を光学的な伝送信号に変換し、通信ノード801～808 に対して出力する。

【0090】コネクタ7461～7468 は、全て同一形式であって、伝送路7441～7448 を介して接続端子7421～7428 から伝送されてきた光学的な伝送信号を通信ノード801～808 に対して出力する。また、逆に、コネクタ7461～7468 は、通信ノード801～808 から入力される光学的な伝送信号を伝送路7441～7448 を介して接続端子7421～7428 に対して出力する。

【0091】リピータ装置74 は、接続端子7401～7403 に接続される通信ノードをバス接続し、IEEE1394方式による通信制御を行う。プロトコル変換装置76 は、リピータ装置74 から接続端子7601 を介して入力されるIEEE1394方式のデータのプロトコルをATM交換機4, 5 におけるATM方式に適合するように変換して、ATM交換機4, 5 に対して接続端子7602 を介して出力する。また、逆に、プロトコル変換装置76 は、ATM交換機4, 5 から入力されるATM方式のデータ(ATMセル)のプロトコルをリピータ装置74 におけるIEEE1394方式に適合するように変換してリピータ装置74 に対して出力する。

【0092】通信ノード801～808 は、例えば、図14および図15に示すように、ビデオカメラ、デジタルVTR装置、パソコンコンピュータ、レーザーブリンクタおよびAV端末等であって、POF等によりコネクタ7461～7468 に接続され、ATM交換機4, 5 およびリピータ装置74との間で、光学的な伝送信号

を伝送する。

【0093】なお、図14においては、通信ノード801, 802, 806～808 は存在せず、通信ノード803～805 は、IEEE1394方式によりデータを伝送するように構成されている。また、図15においては、通信ノード802 は存在せず、通信ノード803, 804 は、IEEE1394方式によりデータを伝送するように構成され、通信ノード801, 805～808 は、ATM方式によりデータを伝送するように構成され

10 ている。

【0094】まず、図14を参照して、第1の通信システム71を説明する。通信システム71は、リピータ装置74 および集線装置70 を用いたIEEE1394方式のネットワークである。IEEE1394方式の通信ノード803～805 は、コネクタ7463～7465、伝送路7443～7445、接続端子7423～7425 および接続端子7403～7405 を介してリピータ装置74 に接続され、リピータ装置74 内部でバス接続され、相互にデータの伝送を行う。

【0095】つぎに、図15および図16を参照して、通信システム72を説明する。通信システム72は、通信システム71 (図14) にATM交換機4, 5、プロトコル変換装置76、および、ATM方式の通信ノード801, 806～808 を追加し、IEEE1394方式の通信ノード803 をATM方式の通信ノード803 に変更した構成を探る。

【0096】通信システム72において、通信ノード801, 805～808 はそれぞれ、コネクタ7461, 7465～7468、伝送路7441, 7445～7448、接続端子7421, 7425～7428 および接続端子7201～7205 を介してATM交換機4, 5 に接続され、ATM交換機4の接続端子7206 は伝送路86 を介してプロトコル変換装置76 の接続端子7602 に接続され、リピータ装置74 の接続端子7403 は、伝送路84 を介してプロトコル変換装置76 の接続端子7601 に接続される。

【0097】図16は、図15に示した通信システム72 の構成部分の接続関係を示す図である。図16に示すように、通信システム71 (図14) と同様に、通信ノード803～804 は、リピータ装置74 内部でバス接続され、IEEE1394方式により、相互に通信を行うIEEE1394方式のネットワークを構成する。また、通信ノード801, 805～808 は、ATM交換機4, 5 を介してスター型トポロジーに接続され、ATM方式により相互に通信を行うATM通信ネットワークを構成する。これらのネットワークは、プロトコル変換装置76 を介して接続され、相互にデータの伝送を行う。

【0098】以上説明したように、通信システム71, 72においては、接続端子7421～7428 の物理的

50

条件、および、コネクタ746₁～746₈の物理的条件がそれぞれ全て同一であるため、通信ノード80₁～80₈の増設および変更が容易である。また、通信ノードが置かれていない部屋〔通信システム7₁（図14）においては、部屋78₁、78₂、78₅～78₈、通信システム7₂（図15）においては、部屋78₁〕にもコネクタ〔同じく、通信システム7₁においてはコネクタ746₁、746₂、746₅～746₈（図14）、通信システム7₂においては、コネクタ746₁〕が既に用意され、伝送路により集線装置70と接続されているので、これらの部屋に通信ノードを増設する際のコネクタ設置工事および配線工事が不要である。

【0099】また、バス型トポロジーのIEEE1394方式のネットワークと、スター型トポロジーのATM方式のネットワークとを、リピータ装置74が接続しているので、これらの間でデータ伝送を行うことができ、種々の方式のネットワークを同一システム内に共存させることができる。また、ATM交換機としてATM交換機4、5（図9、図13）を用いているので、種々の伝送レートの通信ノードを集線装置70に接続しても、伝送レートの変更に応じた交換機の設定変更を自動的に行うことができる。

【0100】なお、通信システム7₁、7₂においては、各部屋にコネクタを1つずつ設ける場合を示したが、各部屋にコネクタを複数、設けてもよい。このように、通信システム7₁、7₂の構成は例示であり、収容部分72₁～72₃、リピータ装置74、ATM交換機4、5およびプロトコル変換装置76の接続端子数等は増減可能である。

【0101】また、ATM交換機4、5の代わりに、第1の実施形態等に示したATM交換機1～3を用いてもよい。また、収容部分72₁～72₃の寸法を標準化すると、各種機器の収容に便利である。逆に、収容部分72₁～72₃の寸法をATM交換機4、5、リピータ装置74およびプロトコル変換装置76ぞれぞれに合わせると、集線装置70を小型にすることができる。

【0102】また、接続端子742₁～742₈と、ATM交換機4、5、リピータ装置74およびプロトコル変換装置76との間の配線の変更は、人手によって配線を変更することによって行ってもよく、計算機等による制御により自動的に行ってもよい。また、集線装置70には、ATM方式のATM交換機4、5およびIEEE1394方式のリピータ装置74の他、他の通信方式のネットワークを収容することも可能である。

【0103】

【発明の効果】以上説明したように、本発明に係る通信システムに上れば、ネットワークの接続トポロジーの変更が必要になった場合であっても、変更前の伝送路をそのまま利用することができ、伝送路の敷設のやり直しが不要となる。また、本発明に係る通信システムは、それ

ぞれ異なる接続トポロジーおよび通信プロトコルを有するネットワークが内部に存在しても、これらのネットワーク間のデータ伝送が容易で、しかも、端末装置のネットワーク間の移動が容易であり、システム構成に柔軟性が高い。また、本発明に係る通信システムは、ネットワークの接続トポロジーの変更の際の伝送路の敷設のやり直しが不要で、端末装置をネットワーク間で共有することができ、システムの管理費用が安価で、しかも、システムの管理に手間がかからない。

10 【図面の簡単な説明】

【図1】第1の実施形態における本発明に係るATM交換機の構成を示す図である。

【図2】翻訳メモリ（図1）にエントリされるVPI/VCIとVPI'/VCI'を対応付けたテーブルを示す図である。

【図3】翻訳メモリ（図1）によるVPI'/VCI'とVPI/VCIとの入れ替え処理を示す図である。

【図4】第2の実施形態における本発明に係るATM交換機の構成を示す図である。

【図5】翻訳メモリ（図4）にエントリされるVPI/VCIおよび入力ポート識別子と、VPI'/VCI'およびルーティング情報とを対応付けたテーブルを示す図である。

【図6】第3の実施形態における本発明に係るATM交換機の構成を示す図である。

【図7】ATMセルの構成を示す図である。

【図8】（A）～（C）は、連続的なATMセル、および、ATMセルに制御用のデータを付加する方法を示す図である。

30 【図9】本発明に係るATM交換装置の構成を示す図である。

【図10】図9に示したATM交換機の入出力ポート部および入出力制御部の構成を例示する図である。

【図11】図10に示した伝送レート検出回路の内、伝送レートを検出する部分の構成を示す図である。

【図12】図9に示したATM交換機の交換部の構成を示す図である。

【図13】本発明に係るATM交換機の変形例を示す図である。

40 【図14】第6の実施形態における本発明に係る第1の通信システムの構成例を示す図である。

【図15】第6の実施形態における本発明に係る第2の通信システムの構成例を示す図である。

【図16】図15に示した通信システムの構成部分の接続関係を示す図である。

【符号の説明】

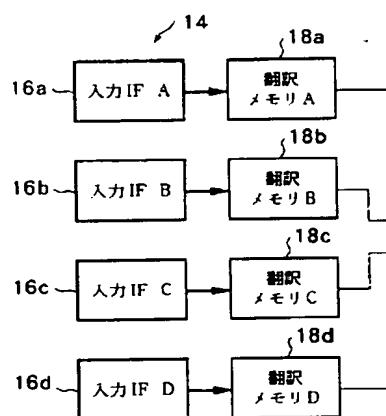
1、2、3、4、5…ATM交換機、14、60…入力ポート部、16a～16d、62a～62d…入力インターフェース、18a～18d、64…翻訳メモリ、8

50…交換部、46…出力ポート部、48a～48d…出

マイインターフェース、44…入出力ポート部44、440a～440d…入出力インターフェース、442…物理メディアデバイス、444…物理層デバイス、42、43…交換部、420…入力コントロール部、422…ヘッダー抽出・アドレス変換メモリインターフェース部、424…アドレス翻訳メモリ部、426…出力コントロール部、428…輻輳処理・優先処理部、430、434…シグナリングセルバッファ、432…CPUインターフェース、436…制御部、438…出力バッファ、10…入出力ポート部、12a～12j…入出力ポート、20…入出力制御部、22…伝送レート検出部、24a～24j…伝送レート検出回路、240…PLL

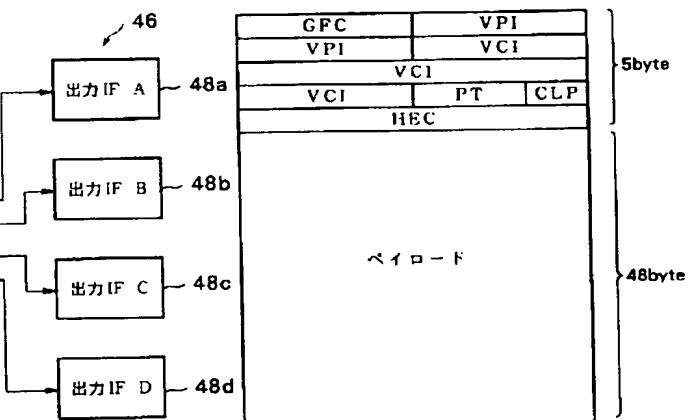
回路、242…分周器、244…基準発振器、246…カウンタ回路、248…比較器、26…接続スイッチ、28…インターフェース部、30a～30j…インターフェース回路、32…出力制御部、34…入力制御部、36…接続制御部、38…非ATM入出力ポート、40…非ATM端末、71、72…通信システム、70…集線装置、721～723…収容部分、74…リピータ装置、76…プロトコル変換装置、781～788…部屋、801～808…通信ノード、7401～7403、7201～7206、7601、7602…接続端子、7461～7468…コネクタ、7441～7448、84、86…伝送路。

【図1】

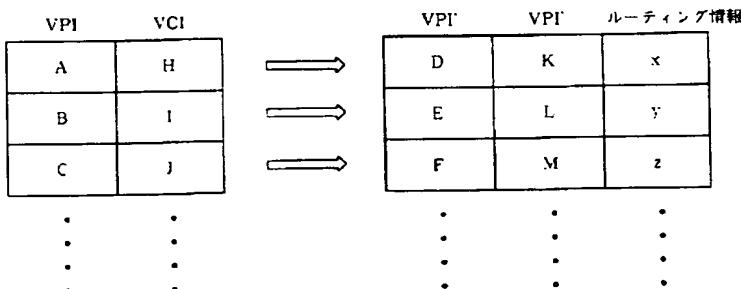


1

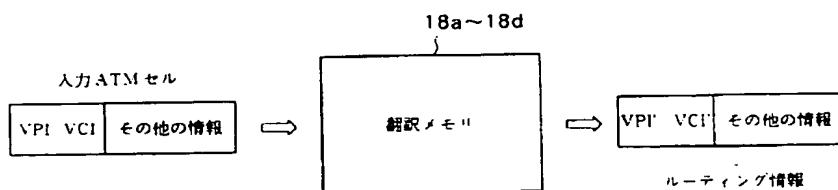
【図7】



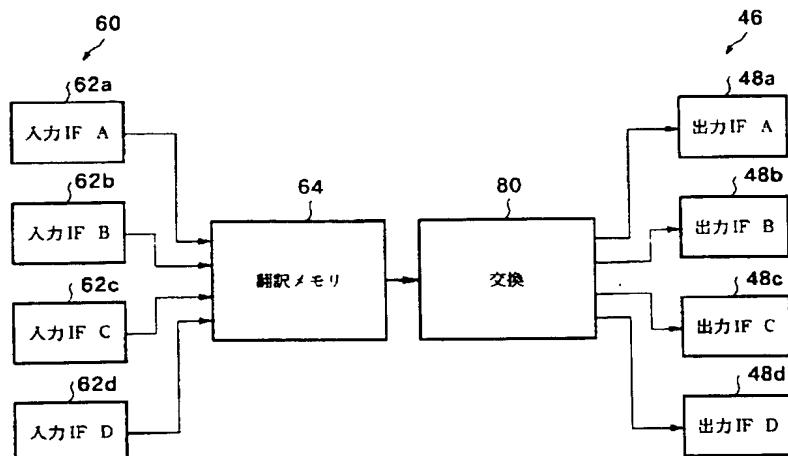
【図2】



【図3】

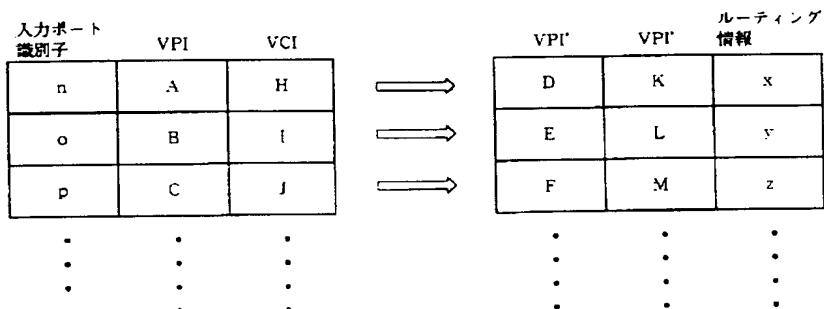


【図4】

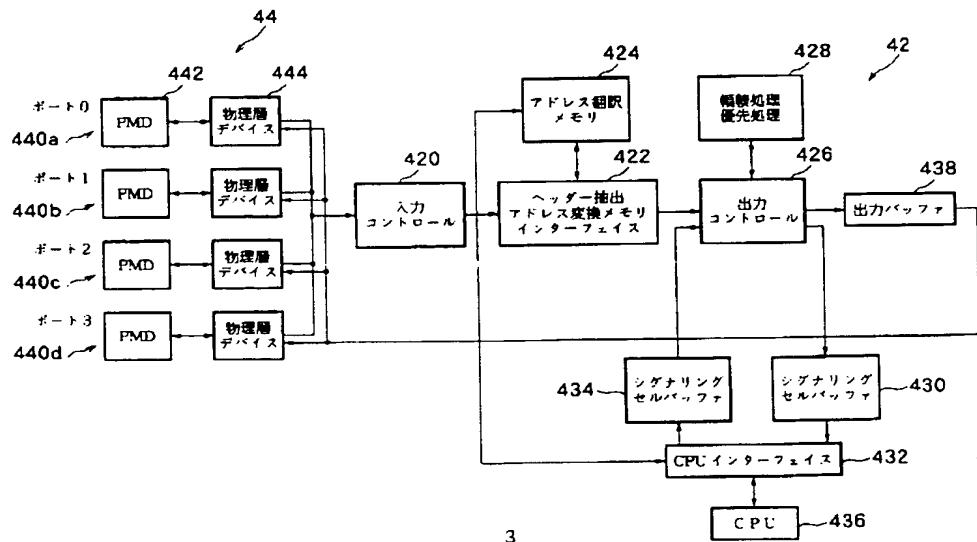


2

【図5】

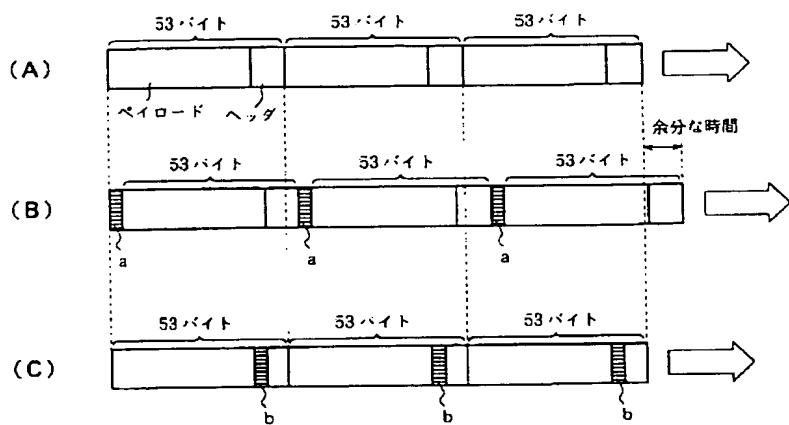


【図6】

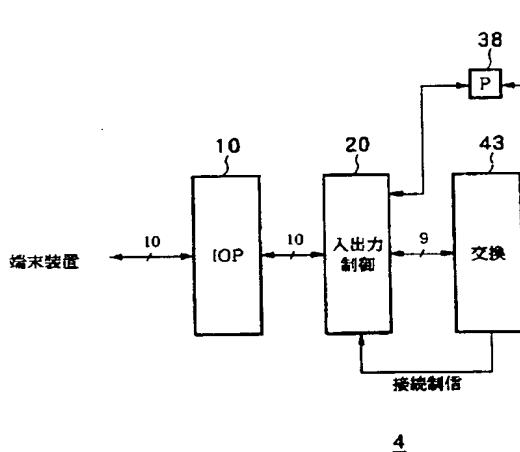


3

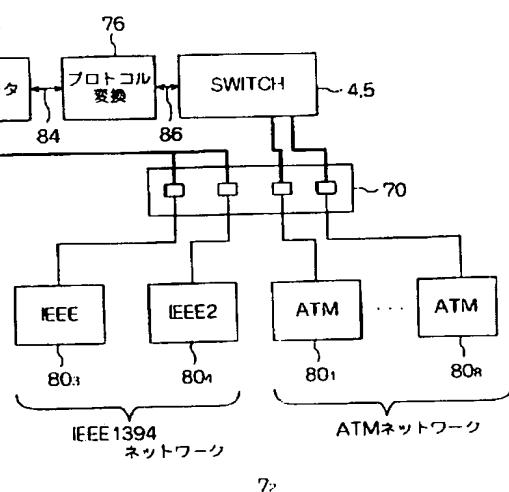
【図8】



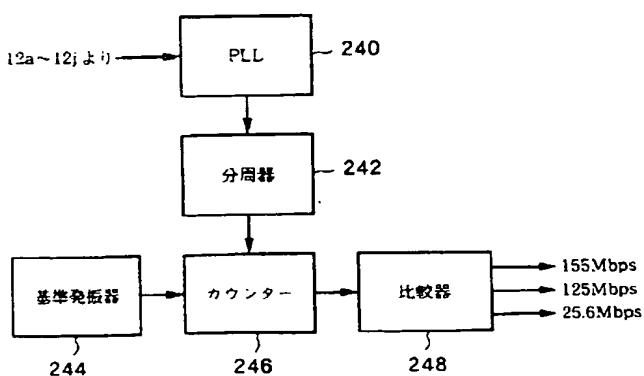
【図9】



【図16】

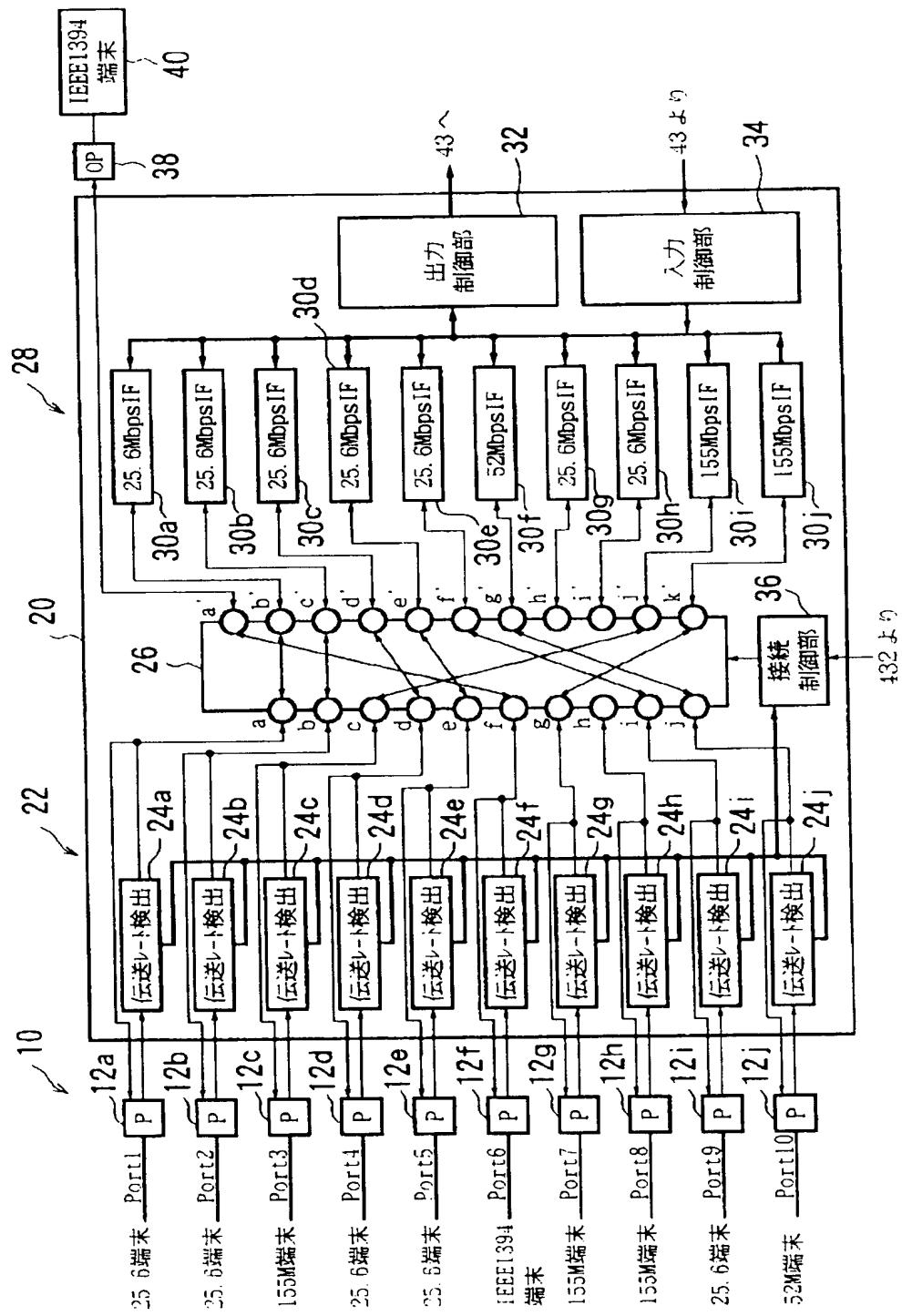


【図11】



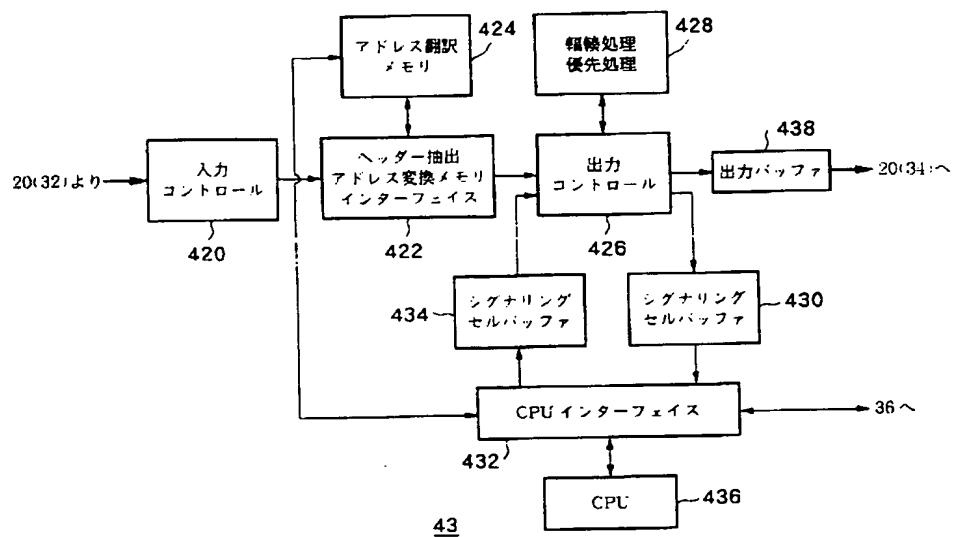
24a~24j

【図10】

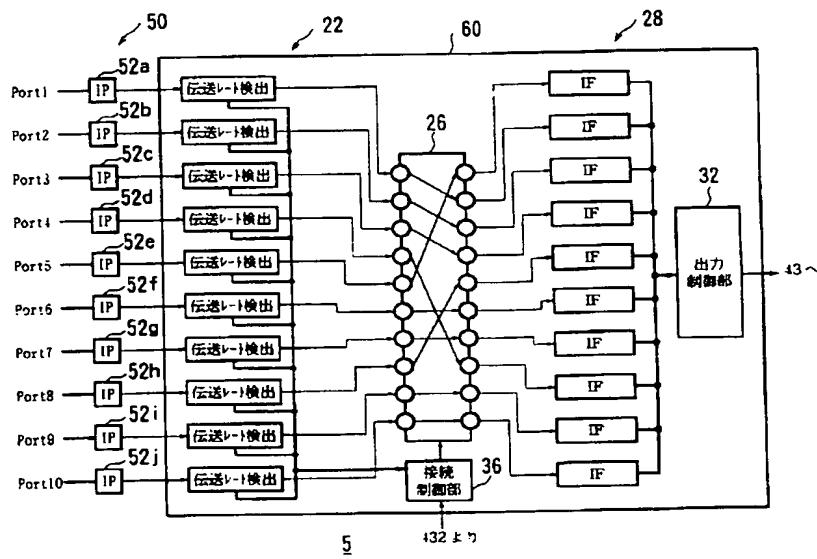


432より

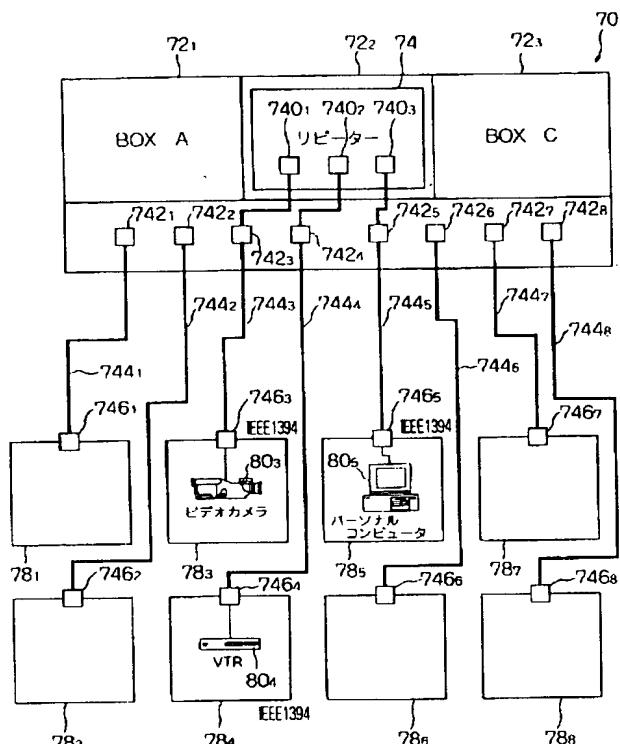
【図12】



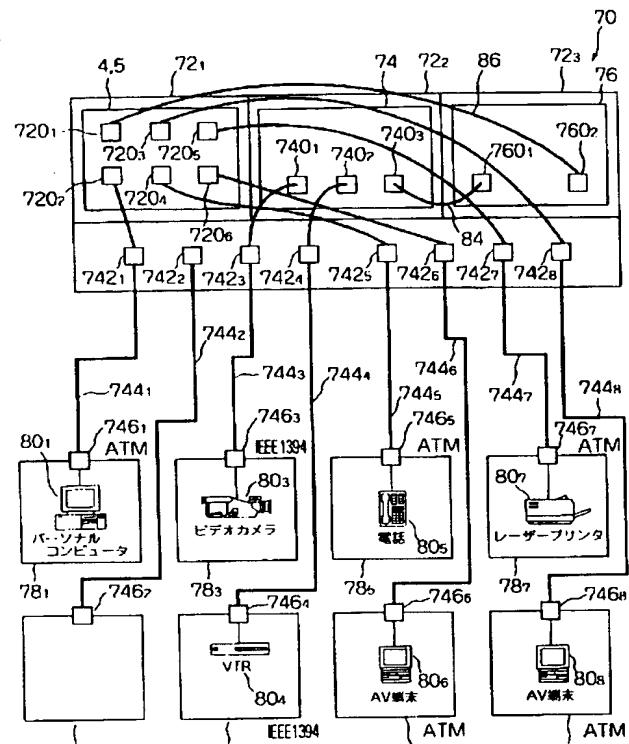
【図13】



【図14】



【図15】



フロントページの続き

(51) Int. Cl. 6

H 04 Q 3/60

識別記号

府内整理番号

9744-5K

F I

H 04 L 11/20

技術表示箇所

D